

UNIVERSIDADE FEDERAL FLUMINENSE
INSTITUTO DE COMPUTAÇÃO
DEPARTAMENTO DE CIÊNCIA DA COMPUTAÇÃO

Arquiteturas de Computadores – Turma :A1 – Lista 1
Profa.: Simone Martins

1. Tentando projetar o futuro:
 - a) Em 2005, a previsão é que haveria um aumento de 35% no número de transistores em um chip por ano. Por esta previsão, calcule quantas vezes mais deveria ter o número de transistores em um chip em 2015. Pesquise se este número ocorreu
 - b) A taxa de crescimento de capacidade da DRAM tem diminuído ao longo dos tempos. Por 20 anos, a capacidade da DRAM aumentou 60% ao ano, depois caiu para 40% em cada ano e atualmente é 25% a 40% ao ano. Se esta tendência continuar, qual deve ser a taxa de crescimento da capacidade da DRAM em 2020?

2. Suponha que para melhorar o desempenho de uma máquina, está sendo considerado adicionar um hardware de vetorização. Quando as instruções de um programa são executadas em modo vetor utilizando o hardware de vetorização, elas são executadas 10 vezes mais rápido que em modo normal. A porcentagem de vetorização é a porcentagem do tempo de execução que pode utilizar o modo vetor.
 - a) Desenhe um gráfico utilizando a lei de Amdahl que tem no eixo y o valor de speed-up e no eixo x a porcentagem de vetorização do programa
 - b) Qual a porcentagem de vetorização do programa é necessária para se atingir um speed-up de 2?
 - c) Qual a porcentagem de tempo de execução é utilizada em modo vetor caso o speed-up seja 2?
 - d) Qual a porcentagem de vetorização necessária para atingir a metade do speed-up máximo possível utilizando o modo vetor?
 - e) Suponha que a porcentagem de vetorização de um programa seja medida e apresente um valor igual a 70 %. Um grupo de desenvolvedores de compiladores foi consultado para tentar aumentar a porcentagem de vetorização de modo que se consiga um speed-up de 2 em relação ao programa compilado original. Calcule qual deve ser esta nova porcentagem de vetorização.

3. Suponha que uma nova unidade de ponto flutuante seja instalada em uma máquina e que ela seja duas vezes mais rápida que a original.
 - a) Caso o tempo de execução das instruções de ponto flutuante seja 20% do tempo da máquina original, calcule o novo speed-up com esta nova unidade de ponto flutuante
 - b) Agora assuma que quando se utiliza esta nova unidade de ponto flutuante, os acessos à memória cache ficam 1.5 vezes mais lentos e que os acessos à memória cache consumam 10% do tempo total de execução da máquina original. Qual será o speed-up neste caso?
 - c) Considere a nova máquina com a nova unidade de ponto flutuante. Calcule a porcentagem do tempo total de execução que é utilizado pelas operações de ponto flutuante e pelos acessos à memória cache.

Considere a mistura de instruções executadas para 5 programas da SPECint2000 benchmarks na figura abaixo.

Instruction	gap	gcc	gzip	mcf	perlbmk	Integer average
load	26.5%	25.1%	20.1%	30.3%	28.7%	26%
store	10.3%	13.2%	5.1%	4.3%	16.2%	10%
add	21.1%	19.0%	26.9%	10.1%	16.7%	19%
sub	1.7%	2.2%	5.1%	3.7%	2.5%	3%
mul	1.4%	0.1%				0%
compare	2.8%	6.1%	6.6%	6.3%	3.8%	5%
load imm	4.8%	2.5%	1.5%	0.1%	1.7%	2%
cond branch	9.3%	12.1%	11.0%	17.5%	10.9%	12%
cond move	0.4%	0.6%	1.1%	0.1%	1.9%	1%
jump	0.8%	0.7%	0.8%	0.7%	1.7%	1%
call	1.6%	0.6%	0.4%	3.2%	1.1%	1%
return	1.6%	0.6%	0.4%	3.2%	1.1%	1%
shift	3.8%	1.1%	2.1%	1.1%	0.5%	2%
AND	4.3%	4.6%	9.4%	0.2%	1.2%	4%
OR	7.9%	8.5%	4.8%	17.6%	8.7%	9%
XOR	1.8%	2.1%	4.4%	1.5%	2.8%	3%
other logical	0.1%	0.4%	0.1%	0.1%	0.3%	0%
load FP						0%
store FP						0%
add FP						0%
sub FP						0%
mul FP						0%
div FP						0%
mov reg-reg FP						0%
compare FP						0%
cond mov FP						0%
other FP						0%

Considere as seguintes medidas de CPI para os tipos de instruções e assuma que 60% dos desvios condicionais ocorrem e que as instruções do tipo “Other” são instruções da ALU.

Instrução	Ciclos de relógio
Instrução da ALU	1.0
Loads-stores	1.4
Desvios condicionais (Ocorre)	2.0
Desvios condicionais (Não ocorre)	1.5
Salto	1.2

- Calcule o valor CPI efetivo considerando que a mistura de instruções é a uma média das frequências obtidas nos programas gap e gcc
- Calcule o valor CPI efetivo considerando que a mistura de instruções é a uma média das frequências obtidas nos programas gzip e perlbmk.

5. Considere o caso de um processador com instruções de 12 bits, com 32 registradores e que utilize somente endereçamento por registrador. Verifique a possibilidade de se ter instruções que codifiquem o seguinte conjunto de instruções:
 - 3 instruções que endereçam dois operandos
 - 30 instruções que endereçam um operando
 - 45 instruções que não endereçam operando
6. Considere o caso de um processador com instruções de 12 bits, com 32 registradores e que utilize somente endereçamento por registrador. Verifique a possibilidade de se ter instruções que codifiquem o seguinte conjunto de instruções:
 - 3 instruções que endereçam dois operandos
 - 31 instruções que endereçam um operando
 - 35 instruções que não endereçam operando
7. Considere o caso de um processador com instruções de 12 bits, com 32 registradores e que utilize somente endereçamento por registrador. Suponha que já existem 3 instruções com dois operandos e 24 instruções que não endereçam operandos. Indique o número máximo de instruções de um operando que este processador pode ter.
8. Na implementação monociclo indique as instruções que continuarão funcionando caso ocorra cada um dos casos abaixo:
 - O sinal *RegDst* fica preso no valor 0
 - O sinal *ALUSrc* fica preso no valor 0
 - O sinal *MemtoReg* fica preso no valor 0
 - O sinal *Zero* fica preso em 0
9. Na implementação multiciclo indique as instruções que continuarão funcionando caso ocorra cada um dos casos abaixo:
 - O sinal *RegDst* fica preso no valor 0
 - O sinal *IorD* fica preso no valor 0
 - O sinal *MemtoReg* fica preso no valor 0
 - O sinal *ALUSrcA* fica preso em 0
10. Indique as mudanças que devem ser necessárias para que a instrução *addi* possa ser executada na máquina monociclo. Podem ser adicionados novos componentes e/ou sinais de controle se precisar.
11. Indique se o sinal *MemtoReg* pode ser substituído pelo sinal *MemRead* no multiplexador na máquina monociclo e multiciclo.
12. Mostre como especificar a instrução *add* utilizando máquina de estados finita e microprogramação.
13. Suponha que existe uma instrução chamada *bcp* em MIPS que copia um bloco de palavras de um endereço na memória para outro. Assuma que o endereço inicial está no registrador *\$t1*, o endereço destino está no registrador *\$t2* e o número de palavras está em *\$t3*. Assuma que os conteúdos destes registradores podem ser destruídos durante a execução da instrução. Escreva um programa em MIPS que implemente esta instrução. Quantas instruções serão utilizadas para copiar um bloco de 100 palavras? Indique o número total de ciclos de relógio necessários considerando os valores de CPI da implementação multiciclo.